

(19) 世界知的所有權機關  
國際事務局



(43) 國際公開日  
2001 年 8 月 2 日 (02.08.2001)

**PCT**

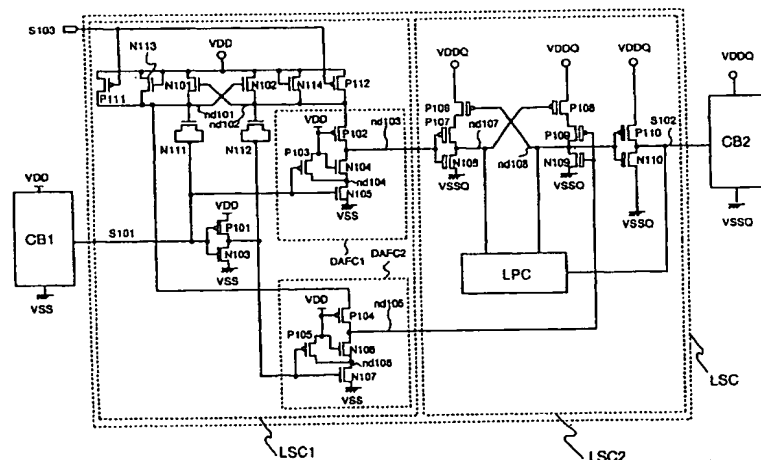
(10) 国際公開番号  
**WO 01/56158 A1**

- |                             |                                                                                                |                                                                                                                                                                                                                                                                                                                                                            |
|-----------------------------|------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| (51) 国際特許分類:                | H03K 19/0175                                                                                   | 渡部隆夫 (WATANABE, Takao) [JP/JP]; 〒185-8601 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内 Tokyo (JP).                                                                                                                                                                                                                                                                 |
| (21) 国際出願番号:                | PCT/JP00/09071                                                                                 |                                                                                                                                                                                                                                                                                                                                                            |
| (22) 国際出願日:                 | 2000 年12 月21 日 (21.12.2000)                                                                    | (74) 代理人: 弁理士 小川勝男 (OGAWA, Katsuo); 〒103-0025 東京都中央区日本橋茅場町二丁目9番8号 友泉茅場町ビル 日東国際特許事務所 Tokyo (JP).                                                                                                                                                                                                                                                            |
| (25) 国際出願の言語:               | 日本語                                                                                            |                                                                                                                                                                                                                                                                                                                                                            |
| (26) 国際公開の言語:               | 日本語                                                                                            |                                                                                                                                                                                                                                                                                                                                                            |
| (30) 優先権データ:                | PCT/JP00/00411 2000 年1 月27 日 (27.01.2000) JP                                                   | (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CR, CU, CZ, DE, DK, DM, DZ, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW. |
| (71) 出願人 (米国を除く全ての指定国について): | 株式会社日立製作所 (HITACHI, LTD.) [JP/JP]; 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo (JP).                    | (84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,                                                                                                                                                                       |
| (72) 発明者; および               |                                                                                                |                                                                                                                                                                                                                                                                                                                                                            |
| (75) 発明者/出願人 (米国についてのみ):    | 菅野雄介 (KANNO, Yusuke) [JP/JP]. 水野弘之 (MIZUNO, Hiroyuki) [JP/JP]. 阪田 健 (SAKATA, Takeshi) [JP/JP]. |                                                                                                                                                                                                                                                                                                                                                            |

[続葉有]

**(54) Title: SEMICONDUCTOR DEVICE**

(54) 発明の名称: 半導体装置



**(57) Abstract:** A semiconductor device comprises a level conversion circuit (LSC) including a booster section (LSC1) operative on a low-voltage supply (VDD), and a circuit section (LSC2) operative on a high-voltage supply (VDDQ). The booster section includes a boost circuit which generates  $2 \times VDD$  constantly so that a low-voltage supply (VDD) can operate below 1 V. This boost circuit is designed such that it can be constituted only of MOSFETs with thin oxidize thickness suited to high-speed operation. In order to facilitate designing a circuit for preventing the leakage current occurring in the level conversion circuit in sleep mode of a low-voltage circuit (CB1), the circuit part (LSC2) includes a circuit (LPC) which autonomously controls a leakage current without the need for an external control signal.

[続葉有]

**WO 01/56158 A1**